

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 9 - 2 1 4 1 4 1

(43) 公開日 平成 9 年 (1997) 8 月 1 5 日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H05K 3/46			H05K 3/46	T N
C08F290/06	MRV		C08F290/06	MRV
C08G 65/32	NQN		C08G 65/32	NQN
G03F 7/038	503		G03F 7/038	503

審査請求 有 請求項の数 7 O L (全 9 頁) 最終頁に続く

(21) 出願番号	特願平 8 - 2 8 6 6 4 3	(71) 出願人	0 0 0 0 0 4 2 3 7 日本電気株式会社 東京都港区芝五丁目 7 番 1 号
(22) 出願日	平成 8 年 (1996) 10 月 2 9 日	(72) 発明者	下戸 直典 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内
(31) 優先権主張番号	特願平 7 - 3 1 0 6 3 5	(72) 発明者	船田 佳嗣 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内
(32) 優先日	平 7 (1995) 11 月 2 9 日	(72) 発明者	松井 孝二 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 若林 忠

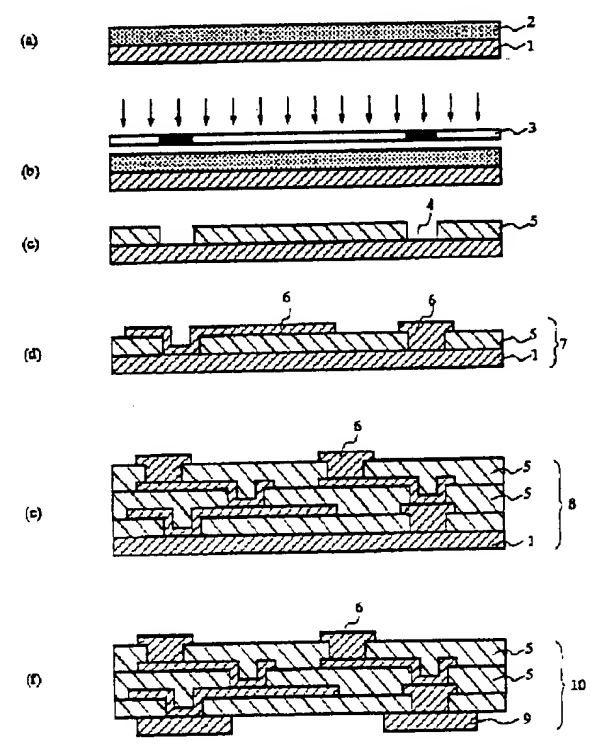
最終頁に続く

(54) 【発明の名称】 配線構造

(57) 【要約】

【課題】 耐熱性、低誘電率、低熱膨張率などの優れた特性を有し、更にフォトリソと同様なプロセスで高精度かつ微細なビアホールをできる、高性能かつ高密度な配線構造を提供する。

【解決手段】 少なくとも 1 層の絶縁膜と導体パターンとを有し、前記絶縁膜の少なくとも 1 層がフルオレン骨格を有するエポキシアクリレート樹脂からなることを特徴とし、絶縁膜と導体パターンの積層を繰り返すことにより、任意の層数を有する多層配線構造を得ることができる。



【特許請求の範囲】

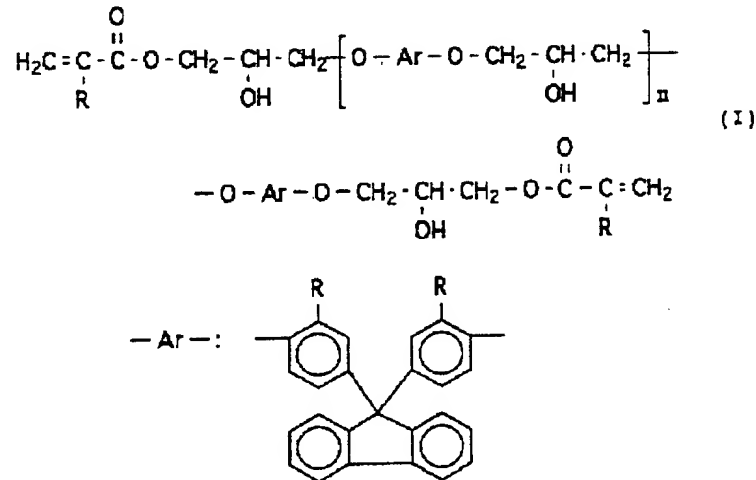
【請求項 1】 少なくとも 1 層の絶縁膜と導体電極パターンとを有してなり、前記絶縁膜の少なくとも 1 層がフルオレン骨格を有するエポキシアクリレート樹脂よりなることを特徴とする配線構造。

【請求項 2】 少なくとも 1 層の層間絶縁膜と導体電極パターンが交互に順次形成された多層配線構造を形成していることを特徴とする請求項 1 の配線構造。

【請求項 3】 フルオレン骨格を有するエポキシアクリレート樹脂よりなる絶縁膜が支持基材上に形成され、該絶縁膜上に前記導体電極パターンを有する請求項 1 又は 2 の配線構造。

【請求項 4】 フルオレン骨格を有するエポキシアクリレート樹脂が下記一般式 (I) で表されることを特徴とする請求項 1 乃至 3 のいずれかに記載の配線構造。

【化 1】



(但し、R は水素原子若しくは低級アルキル基であり、n は 0 ~ 20 の整数である。)

【請求項 5】 支持基材がプリント配線基板あるいはモールド樹脂配線基板であることを特徴とする請求項 3 記載の配線構造。

【請求項 6】 前記フルオレン骨格を有するエポキシアクリレート樹脂よりなる絶縁膜が金属導体配線あるいは金属導体電極パターンを有する支持基材上に形成されており、その上にベンゾシクロブテン樹脂からなる絶縁膜を形成したことを特徴とする請求項 1 の配線構造。

【請求項 7】 前記フルオレン骨格を有するエポキシアクリレート樹脂よりなる絶縁膜が金属導体配線あるいは金属導体電極パターン上にパターン状に形成されていることを特徴とする請求項 6 の配線構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、印刷配線板等の電子部品に代表される配線構造に関し、更に詳しくは、半導体素子を搭載する実装基板の多層配線構造に関する。

【0002】

【従来の技術】 半導体デバイスの高速度並びに高集積化に伴い、これを搭載する配線基板を構成する層間絶縁膜、あるいはパッシベーション膜には、耐熱性を有し、併せて低誘電率、低吸水性、低熱膨張率、導体及び絶縁膜同士の高密着性、良好な耐薬品性等が要求されている。更に最近では、上下電極配線を導通させるためのヴ

ィアホール形成の工程簡略化を図るため、フォトレジストと同様なプロセスでヴィアホールを形成できるように、材料自体が感光性を有することが好ましい。

【0003】 現在、これらの特性を有する層間絶縁膜材料として、ポリイミド系樹脂（例えば、特開平 4-284455 号公報、特開平 5-165217 号公報）、有機珪素系樹脂（例えば、特開平 3-43455 号公報、特開平 4-46934 号公報、特開平 6-130364 号公報、特開平 7-22508 号公報）等が提案されている。

【0004】 上記のポリイミド系樹脂は、硬化時に縮合水を伴い、また分子内に導入されている感光性基が脱離するため、硬化時の収縮率が大きく、高精度かつ微細なヴィアホールの形成が困難である。また、収縮応力が発生することから、膜を多層化した場合に、クラックが発生するという問題点もある。

【0005】 有機珪素系樹脂においては、硬化時の収縮はポリイミドほど深刻ではないものの、ヴィアホールを形成するための現像液に有機溶媒を用いるため、露光部の硬化した膜が膨潤し、解像度が低下する。この為、高精度かつ微細なヴィアホールの形成が困難となり、高密度の多層配線構造体を得ることが難しくなる。また、有機溶媒系の現像液は、環境汚染や安全衛生上、使用することは好ましくない。

【0006】 更に、ポリイミド系樹脂及び有機珪素系樹脂ともに、硬化温度が 400℃ と高く、絶縁膜を形成す

る基材として、通常のプリント配線板やモールド配線板等の低コストな樹脂製基材が耐熱性の点から選択することができず、このため、セラミックス類やSi等の基板の上にしか絶縁膜を形成できないため、コスト高となることを余儀なくされる。

【0007】一方、低コストな樹脂製基材上に形成できる絶縁膜材料として、エポキシ系樹脂が良く知られている。しかしながら、このエポキシ系樹脂は、誘電率が高い、熱膨張率が大きい、ガラス転移温度が低い、解像度に劣る、硬化膜の平坦性に劣る等の問題点があり、最近の電子部品の高性能化に伴い、その適用が困難になりつつある。

【0008】これらに対して、ベンゾシクロブテン樹脂は層間絶縁膜あるいはパッシベーション膜に必要な特性をバランス良く有するものとして知られている。ベンゾシクロブテン樹脂は、特に吸水率が0.25wt%と低く、分子構造上の特徴から銅とのマイグレーションも起こらないので、例えば図9に示すような銅を主成分とする配線とベンゾシクロブテン樹脂絶縁膜から構成される多層配線基板が知られている（例えば、特公平7-19973号公報）。

【0009】即ち、シリコンウエハ、セラミックス、プリント基板などの基材41上に、導体配線層42が設けられている。この上に、ベンゾシクロブテン樹脂膜43が設けられ、上下導体配線を電気的に接続させるためのビアホール44が形成される。その上に、銅配線45が形成される。以後、ベンゾシクロブテン樹脂絶縁膜と銅などの導体配線を交互に所望の層数積層させていくことによって、多層配線基板が完成する。

【0010】このベンゾシクロブテン樹脂の層間絶縁膜を形成する方法としては、スピンコート法で塗布してフォトリソ工程でパターンを形成し、形成されたパターンを熱硬化させる方法が一般的に良く知られている。但し、銅からなるプレート構造のパターン上に形成する場合のみ、例えば、IEEE Transactions on Components, Packaging, and Manufacturing Technology-Part B, Vol. 18, No. 1 (1995)の19頁に記載されているように、密着性の長期信頼性を確保する理由で、ベンゾシクロブテン樹脂を塗布する前に、3-アミノプロピルトリエトキシシランを塗布することが知られている。このプロセスにより形成される配線構造は、図10に示すようなものになる。即ち、銅電極51及び銅配線52が設けられた支持基材53上に、膜厚数十オングストロームの3-アミノプロピルトリエトキシシラン薄膜層54が形成され、更にその上にベンゾシクロブテン樹脂膜55が

設けられて配線構造56が形成される。

【0011】このプロセスにより、銅電極51及び銅配線52と、ベンゾシクロブテン樹脂膜55との間に3-アミノプロピルトリエトキシシラン薄膜層54が形成され密着信頼性が向上するが、一方でこの薄膜層54を通して銅イオンがマイグレーションするという問題が発生する。先の文献では、グラウンドあるいは電源プレートパターンのみの場合には、微細な配線が存在しないのでマイグレーションによる絶縁性低下は実用上ほとんど問題にならないレベルである。しかしながら、最近の電子機器の高速化に伴いグラウンドを強化する意味でグラウンドプレート電極と微細信号配線が混在するケースも多く、マイグレーションによる絶縁性低下の問題がクローズアップされている。

【0012】

【発明が解決しようとする課題】本発明は、以上の点を鑑み、耐熱性、低誘電率、低熱膨張率等の優れた特性を有する高性能、高密度な配線構造を提供することを目的とする。

【0013】また本発明の目的は、フォトレジストと同様なプロセスで高精度かつ微細なビアホールを形成できる高性能かつ高密度な多層配線構造を提供することにある。

【0014】また本発明は、ベンゾシクロブテン樹脂を使用した場合に、該樹脂本来の優れた性能を損なうことなく、密着性の長期的信頼性に優れ、かつ銅などのイオンのマイグレーションを防いだ絶縁信頼性に優れた配線構造を構成することを目的とする。

【0015】

【課題を解決するための手段】前記目的を達成するために鋭意検討した結果、次のような発明に至った。

【0016】即ち本発明は、少なくとも1層の絶縁膜と電極パターンとからなり、前記絶縁膜の少なくとも1層がフルオレン骨格を有するエポキシアクリレート樹脂からなることを特徴とする配線構造である。

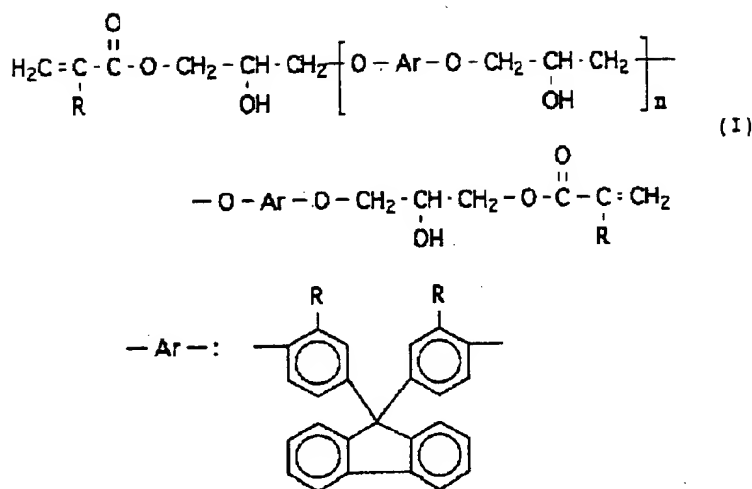
【0017】

【発明の実施の形態】以下、本発明を詳細に説明する。

【0018】本発明では層間絶縁膜材料として、フルオレン骨格を有するエポキシアクリレートを使用し、その上に導体パターンを形成することにより多層配線構造体を製造する。ここで、フルオレン骨格を有するエポキシアクリレートとしては、下記一般式(1)で示される材料が好ましく用いられる。

【0019】

【化2】



ここで、Rは水素原子若しくは低級アルキル基であり、 n は0～20の整数である。この材料は、特開平4-292611号公報にて光学用としての応用が開示されている。

【0020】一般的に、エポシアクリレート樹脂は、多層配線基板の層間絶縁膜材料として使用される材料の一種である。しかしながら、前記一般式(I)で示されるフルオレン骨格を有するエポシアクリレート樹脂は、通常のエポシアクリレート系樹脂と比較して耐熱性が高く、熱膨張率が小さく、かつ吸水性の面で非常に優れていることが明らかになった。従来、耐熱性を有している絶縁材料は、概して硬化温度が非常に高いという問題があったが、この樹脂は160～200℃程度で硬化が可能であり、多層配線用絶縁材料として非常に好ましいものである。また、熱膨張率や吸水性に関して、前記特開平4-292611号公報で開示されている光学用としての応用では全く考慮されていない要素であり、本発明はこの材料がこれらの点で優れていることを見出して初めてなし得たものである。尚、この材料は多層配線のみならず、単層の配線構造にも使用可能であることは云うまでもない。

【0021】図1は、導体電極パターンの層間絶縁膜を、フルオレン骨格を有するエポシアクリレート樹脂膜で形成したことを特徴とする多層配線構造の製造工程の一例を示す断面構成図である。

【0022】例えばアルミ、銅などの金属からなる導体フィルム1上に、前記一般式(I)で示されるフルオレン骨格を有するエポシアクリレート樹脂を溶解したコーティング溶液をスピンコーティング法、スプレーコーティング法、印刷法などにより塗布し、塗布膜2を得る(図1(a))。次にベーキング処理を施した後、所定のパターン処理を施したガラスマスク3を通して、露光を行う(図1(b))。次いで、水酸化カリウム、あるいはアミン系のアルカリ現像液に浸し、未露光部を溶解

して現像し、更に180℃から200℃で30分程度の加熱処理(ポストバーク)を行うことにより、露光部を固化させ、ビアホール4を有する層間絶縁膜5を得る(図1(c))。

【0023】その後、層間絶縁膜5上に、スパッタリング法、蒸着法、あるいは無電解メッキ法などにより、銅あるいはアルミなどの金属からなる導体層を形成し、フォトリソ工程などにより所定の形状にエッチングを施して導体配線6を形成し、多層配線構造7を得る(図1(d))。

【0024】以下、層間絶縁膜形成工程と導体配線形成工程を繰り返すことにより、任意の層数を有する多層配線構造8を得ることができる(図1(e))。また、必要ならば、図1(f)に示すように、導体フィルム1を所定の形状にエッチングし、導体配線9を設けた多層配線構造10を得ることもできる。

【0025】ここで、塗布膜2の現像にアルカリ系の現像液を用いることで、露光された塗布膜2は膨潤することなく、更に加熱硬化して層間絶縁膜5を得るときの収縮率は、およそ6%程度と大変に小さいので、高精度かつ微細なビアホール4を容易に得ることができる。

【0026】このようにして得られた層間絶縁膜は、高耐熱性、低誘電率、低熱膨張率、低吸水性などの優れた特性を有しており、これを層間絶縁膜として形成した多層配線構造は、高速かつ高性能な電子部品や実装基板への適用に対して大変有効である。

【0027】また、本発明の多層配線構造は、例えばガラス、セラミックス、金属、耐熱性フィルム、Si基板、半導体デバイスなどからなる支持基材上にフルオレン骨格を有するエポシアクリレート樹脂からなる絶縁膜を形成し、その上に導体電極パターンを形成することにより得ることもできる。

【0028】更に上述したように、フルオレン骨格を有するエポシアクリレート樹脂は、180℃から200

てで 30 分程度の加熱処理で硬化して層間絶縁膜を形成することができるので、プリント配線基板、あるいはモールド樹脂配線基板などの非常に低コストな樹脂製の支持基材上にも高密度な多層配線構造を形成することができる、多層配線構造の低コスト化を図ることができる。

【0029】また本発明の配線構造では、従来公知のベンゾシクロブテン樹脂を前記のフルオレン骨格を有するエポキシアクリレート類と併用して絶縁層を形成して、従来問題となっていた銅などの金属イオンのマイグレーションを防止しつつ、密着性の改善された配線構造を提供することが可能である。つまり、金属導体配線あるいは金属導体電極上に、フルオレン骨格を有するエポキシアクリレート樹脂の薄膜層を、好ましくはパターン状に形成し、その上にベンゾシクロブテン樹脂膜を形成して配線構造を作製するものである。以下、図面を参照して説明する。

【0030】図 7 は、金属導体配線、あるいは金属導体電極を有する支持基材上に、前記一般式 (I) で示されるフルオレン骨格を有するエポキシアクリレート樹脂により薄膜層を形成し、その上にベンゾシクロブテン樹脂膜を形成したことを特徴とする配線構造の製造工程の一例を示す模式的断面図である。

【0031】まず、銅などの金属からなる電極 21 及び配線 22 を有する支持基材 23 上に、例えばスピンコート法などにより膜厚 0.1 μm ~ 1.0 μm 程度のフルオレン骨格を有するエポキシアクリレート樹脂層 24 を塗布し、75℃で 10 分間の乾燥を施した後、例えば波長 365 nm で 200 ~ 400 mJ / cm^2 の露光を行う (工程 (a))。次に、例えば感光性を有するベンゾシクロブテン樹脂膜をスピンコート法、あるいはカーテンコート法などの塗布法により塗布した後、露光、現像工程を経て、ビアホール 25 を有するベンゾシクロブテン樹脂膜 26 を形成する (工程 (b))。次いで、80 ~ 200℃で 30 分程度の加熱処理の後に、プラズマエッチング法などによりビアホール 25 の底部にあるフルオレン骨格を有するエポキシアクリレート樹脂層 24 を除去して配線構造 27 を得る (工程 (c))。

【0032】その後必要であれば、ベンゾシクロブテン樹脂膜 26 上に、スパッタリング法、蒸着法、電解メッキ法、無電解メッキ法などの金属導体プロセスとフォトリソグラフィプロセスを併用して、銅などの金属からなる上部配線 28 を設けることができる (工程 (d))。更に前記工程 (a) ~ (d) を繰り返すことにより、任意の層数を有する多層の配線構造 29 を形成することもできる (図 7 (e))。

【0033】ここで、支持基板 23 としては、例えば、ガラス、セラミックス、金属、プリント基板、モールド基板、シリコン基板、半導体デバイスなども選択できる。また、前述のリジッドな基板のみならず、樹脂や金属からなるフィルム形状のものも使用できる。

【0034】また本発明では、金属導体配線あるいは金属導体電極上にのみフルオレン骨格を有するエポキシアクリレート樹脂膜が形成されるようにパターン化して、その上にベンゾシクロブテン樹脂膜を形成することもできる。その製造工程を図 8 に示す。

【0035】まず、前記と同様に銅などの金属からなる電極 30 及び配線 31 を有する支持基材 32 上に、例えばスピンコート法などにより膜厚 0.1 μm ~ 1.0 μm 程度のフルオレン骨格を有するエポキシアクリレート樹脂層 33 を塗布し、75℃で 10 分間の乾燥を行う (工程 (a))。次に所定のパターン形状を施したガラスマスクを通して後、例えば波長 365 nm で 200 ~ 400 mJ / cm^2 の露光を行った後、1%炭酸ナトリウム水溶液で現像を行い、電極 30 及び配線 31 の所定の部位のみにエポキシアクリレート樹脂層 33 を形成し、同時にビアホール 34 を形成する (工程 (b))。次いで、感光性を有するベンゾシクロブテン樹脂膜をスピンコート法、あるいはカーテンコート法などの塗布法により塗布した後、ビアホール 35 に対応したマスクを介して露光、現像工程を経て、ビアホール 35 を有するベンゾシクロブテン樹脂膜 36 を形成して配線構造 37 を得る (工程 (c))。前記同様、工程 (a) ~ (c) を繰り返すことにより、任意の層数を有する多層の配線構造 38 を形成することもできる (図 8 (d))。

【0036】これらの配線構造では、金属導体配線、あるいは金属導体電極を有する支持基材上に、フルオレン骨格を有するエポキシアクリレート樹脂層を形成し、その上にベンゾシクロブテン樹脂膜を形成しているため、ベンゾシクロブテン樹脂本来の優れた性能を損なうことなく、密着性の長期信頼性を確保しつつ、銅などの金属イオンのマイグレーションを防いだ絶縁信頼性に優れた配線構造を形成することができる。

【0037】

【実施例】以下実施例により本発明を具体的に説明するが、本発明はこれらの実施例のみに限定されるものではない。

【0038】実施例 1

図 1 に示す工程により配線構造を形成した。まず、アルミ、銅などの金属からなる導体フィルム 1 上に、前記一般式 (I) で示されるフルオレン骨格を有するエポキシアクリレート樹脂 ($R=H$, $n=0$) を溶解したコーティング溶液をスピンコーティング法、スプレーコーティング法、印刷法などにより塗布し、塗布膜 2 を得る (図 1 (a))。次に 75℃で 10 分間のベーキングを施した後、所定のパターン処理を施したガラスマスク 3 を通して、例えば波長 365 nm で 200 mJ / cm^2 の露光を行う (図 1 (b))。次いで、炭酸ナトリウム、あるいはアミン系のアルカリ現像液に浸し、未露光部を溶解して現像し、更に 180℃から 200℃で 30 分程度

の加熱処理（ポストバーク）を行うことにより、露光部を固化させ、ビアホール 4 を有する層間絶縁膜 5 を得る（図 1（c））。

【0039】その後、層間絶縁膜 5 上に、スパッタリング法、蒸着法、あるいは無電解メッキ法などにより、銅あるいはアルミなどの金属からなる導体層を形成し、フォトリソ工程などにより所定の形状にエッチングを施して導体配線 6 を形成し、多層配線構造 7 を得る（図 1（d））。

【0040】以下、層間絶縁膜工程と導体配線工程を繰り返すことにより、任意の層数を有する多層配線構造 8 を得る（図 1（e））。また、必要ならば、図 1（f）

に示すように、導体フィルム 1 を所定の形状にエッチングを施し、導体配線 9 を設けた多層配線構造 10 を得ることもできる。

【0041】ここで、塗布膜 2 の現像にアルカリ系の現像液を用いることで、露光された塗布膜 2 は膨潤することなく、更に加熱硬化して層間絶縁膜 5 を得るときの収縮率は、およそ 6 % 程度と大変に小さいので、高精度かつ微細なビアホール 4 を容易に得ることができる。得られた層間絶縁膜の特性値を表 1 に示す。

【0042】

【表 1】

誘電率	3.1-3.2 1Mhz
誘電正接	0.001-0.002 1Mhz
熱膨張率	10ppm (TMA法、30-200℃)
吸水率	1.0 % (蒸留水24時間浸漬)
重量減少開始温度	>300℃ (TG法、大気中)

【0043】表 1 から解るとおり、本発明により、高耐熱性、低誘電率、低熱膨張率、低吸水率などの優れた特性を有する配線構造体を得られる。

【0044】尚、この例においては、 $n=0$ のフルオレン骨格を有するエポキシアクリレート樹脂を用いたが、 n の値が大きくなるに従い、更に重量減少開始温度が高くなり、また、吸水率の低下する傾向が認められた。

【0045】実施例 2

図 2～図 6 はプリント配線基板からなる支持基板上に前記一般式（I）で示されるフルオレン骨格を有するエポキシアクリレート樹脂を絶縁膜材料として用い、その上に導体電極パターンを形成したことを特徴とする多層配線構造体の製造工程を順に示す断面図である。

【0046】表層導体電極 11 と内層導体 12 を有するプリント配線基板 13 上に、フルオレン骨格を有するエポキシアクリレート樹脂を塗布し、露光、現像、硬化工程によりビアホール 14 を有する層間絶縁膜 15 を形成する（図 2）。

【0047】次いで、層間絶縁膜 15 上に、例えば銅、アルミなどの金属からなる導体層をスパッタリング法、蒸着法、電解あるいは無電解メッキ法などにより設けた後、所定の形状にエッチングを施すことにより導体電極パターン 16 を形成して多層配線構造 17 を得る（図 3）。必要ならば、層間絶縁膜形成工程と導体電極パターン形成工程を繰り返すことにより、任意の層数を有する多層配線構造 18 を得ることができる（図 4）。更に、プリント配線基板 13 の裏面にも層間絶縁膜 15 と

導体電極パターン 16 を形成して多層配線構造 19 を形成することもできる（図 5）。また、貫通スルーホール 20 を介して、表面電極配線 11、内層導体 12 及び導体電極パターン 16 とを電気的に接続しても良い（図 6）。

【0048】実施例 3

図 7 に示す支持基材 23 として、膜厚 1 mm のエポキシ樹脂プリント基板（FR-4）上に膜厚 0.1～1.0 μm 程度のフルオレン骨格を有するエポキシアクリレート樹脂層 24 を塗布し、75℃で 10 分間の乾燥を施し、波長 365 nm で 200～400 mJ/cm^2 の露光を行う。次に膜厚 10 μm のベンゾシクロブテン樹脂膜をスピンコート法により塗布した後、露光現像工程を経て、ビアホール 25 を有するベンゾシクロブテン樹脂膜 26 を形成する（工程（b））。次いで、80～200℃で 30 分程度の加熱処理の後に、プラズマエッチング法などによりビアホール 25 の底部にあるフルオレン骨格を有するエポキシアクリレート樹脂層 24 を除去して配線構造 27 を得る（工程（c））。その上に、幅 20 μm 、間隔 20 μm 、膜厚 5 μm の銅配線 28 を櫛形状に形成して図 7（d）に示す配線構造 29 を得る。

【0049】このようにして形成された配線構造に対して、プレッシャークックバイアス試験（温度 121℃、湿度 100%、圧力 2 気圧、バイアス 12 V）を行ったところ、100 時間を経過しても絶縁特性劣化及び銅イオンのマイグレーションは全く観測されなかった。また、図 8 に示すように、フルオレン骨格を有するエポキ

シアクリレート樹脂層をパターン状に形成した場合にも同様の結果が得られた。

【0050】一方、同様の支持基板を用いて、フルオレン骨格を有するエポキシアクリレート樹脂層の代わりに、3-アミノプロピルトリエトキシシラン薄膜層を形成し、以下同様にして形成した配線構造に対して、同様にプレッシャークックバイアス試験を行ったところ、60時間を経過した頃から銅イオンのマイグレーションが確認され、中には絶縁特性が劣化したものも確認された。

【0051】

【発明の効果】本発明によれば、耐熱性、低誘電率、低熱膨張率などの優れた特性を有し、更に高精度かつ微細なビアホールを有する配線構造が提供でき、電子部品や実装基板の高性能化、及び高密度化による小型化を図ることができる。更に、本発明の多層配線構造は、低コストなプリント配線基板あるいはモールド樹脂配線基板上にも形成できるので、電子部品や実装基板の低コスト化を図ることもできる。

【図面の簡単な説明】

【図1】本発明の多層配線構造体の製造プロセスの一実施形態を示す断面構成図である。

【図2】本発明の多層配線構造体の製造プロセスの別の実施形態の第1工程を示す断面構成図である。

【図3】本発明の多層配線構造体の製造プロセスの別の実施形態の第2工程を示す断面構成図である。

【図4】本発明の多層配線構造体の製造プロセスの別の実施形態の第3工程を示す断面構成図である。

【図5】本発明の多層配線構造体の製造プロセスの別の実施形態の第4工程を示す断面構成図である。

【図6】本発明の多層配線構造体の製造プロセスの別の実施形態の第5工程を示す断面構成図である。

【図7】金属イオンのマイグレーションを防止した配線構造の製造工程を説明する模式的断面図である。

【図8】金属イオンのマイグレーションを防止した配線構造の別の製造工程を説明する模式的断面図である。

【図9】従来のベンゾシクロブテンを用いた配線構造の

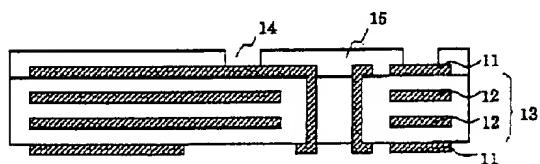
模式的断面図である。

【図10】密着性の改良された従来の配線構造の模式的断面図である。

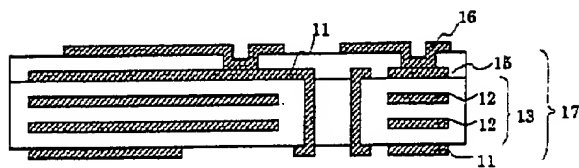
【符号の説明】

- 1 導体フィルム
- 2 塗布膜
- 3 ガラスマスク
- 4 ヴィアホール
- 5 層間絶縁膜
- 10 6、9 導体配線
- 7、8、10 多層配線構造
- 11 表層導体電極
- 12 内層導体
- 13 プリント配線基板
- 14 ヴィアホール
- 15 層間絶縁膜
- 16 導体電極パターン
- 17、18、19 多層配線構造
- 20 貫通スルーホール
- 21 電極
- 22 配線
- 23 支持基材
- 24 エポキシアクリレート層
- 25 ヴィアホール
- 26 ベンゾシクロブテン樹脂膜
- 27 配線構造
- 28 上部配線
- 29 多層配線構造
- 30 電極
- 31 配線
- 32 支持基材
- 33 エポキシアクリレート樹脂層
- 34、35 ヴィアホール
- 36 ベンゾシクロブテン樹脂膜
- 37 配線構造
- 38 多層配線構造

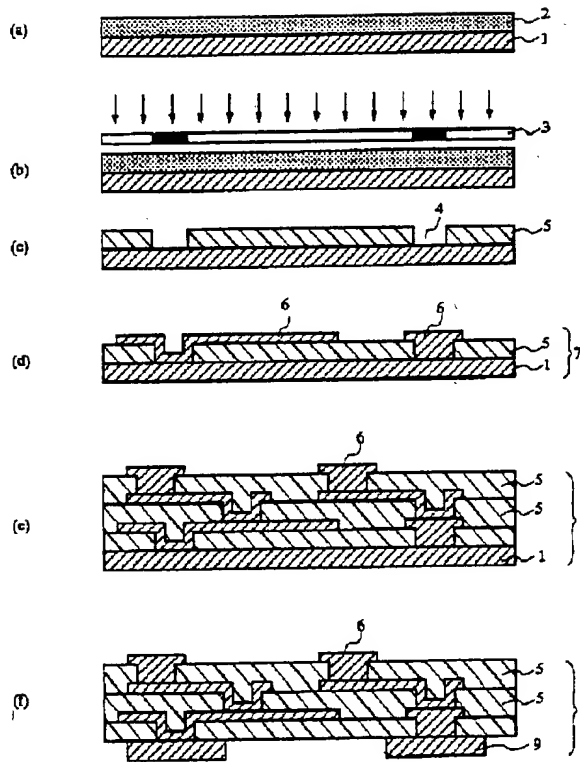
【図2】



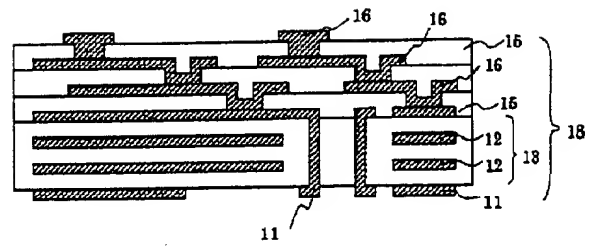
【図3】



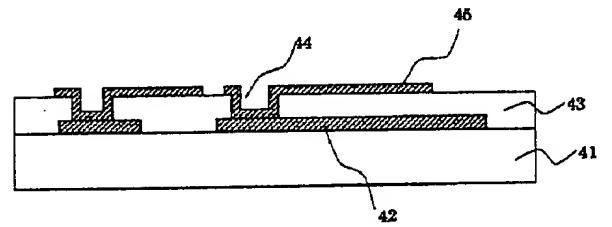
【 図 1 】



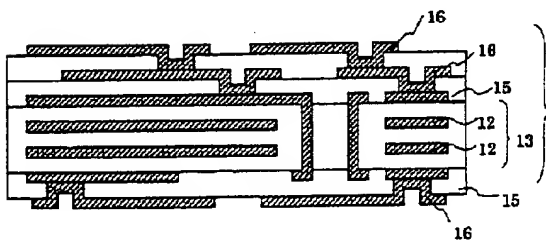
【 図 4 】



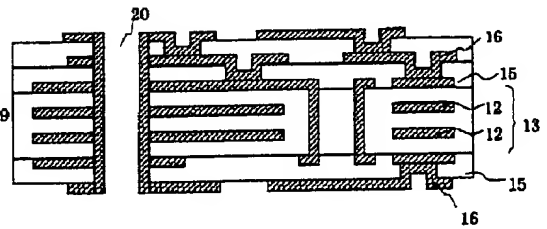
【 図 9 】



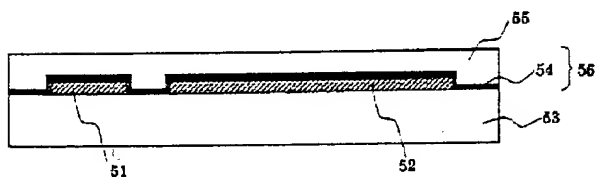
【 図 5 】



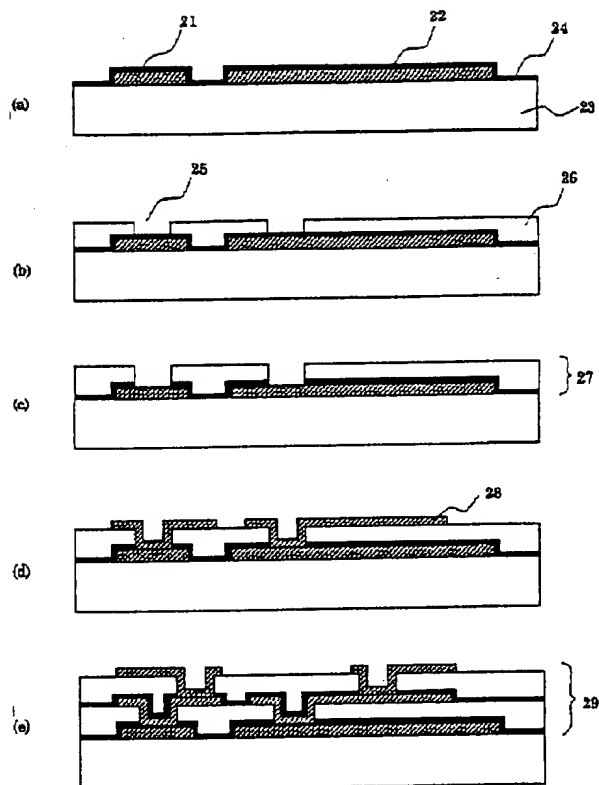
【 図 6 】



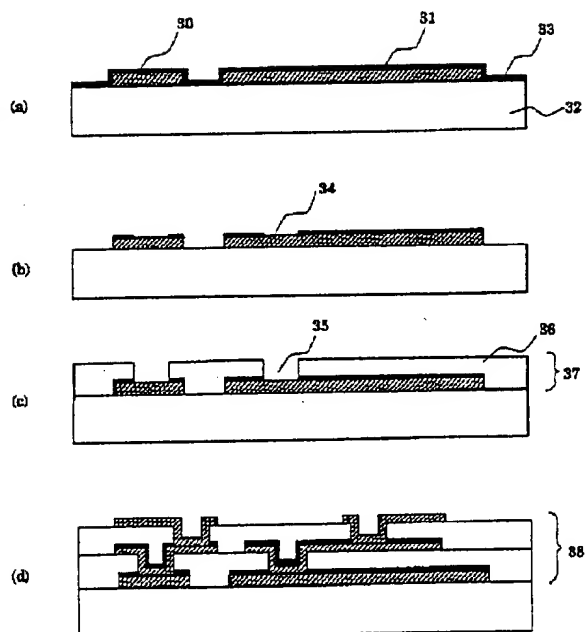
【 図 10 】



【図 7】



【図 8】



フロントページの続き

(51) Int. Cl.

H01L 23/12

H05K 1/03

識別記号

庁内整理番号

610

F I

H05K 1/03

H01L 23/12

610

M

N

技術表示箇所

(72) 発明者 嶋田 勇三

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

(72) 発明者 内海 和明

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内